



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05037953 A**(43) Date of publication of application: **12.02.93**

(51) Int. Cl.

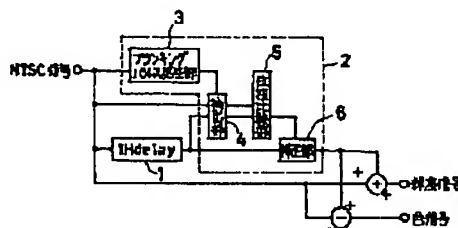
H04N 9/78
H03H 15/00(21) Application number: **03187637**(22) Date of filing: **26.07.91**(71) Applicant: **FUJITSU LTD**(72) Inventor: **ABE MASAHIRO**
YAMANAKA TOSHIHIRO**(54) COMB FILTER****(57) Abstract:**

PURPOSE: To highly and accurately separate a brightness signal from a chrominance signal by extracting subcarriers for a current line signal and an 1H delay signal, comparing respective subcarriers to detect a phase difference and correcting the delay variable of the 1H delay signal in accordance with the phase difference.

CONSTITUTION: A blanking pulse generating part 3 generates a blanking pulse indicating a color burst part in an NTSC signal. An extracting part 4 extracts the subcarriers of a current line signal and an 1H delay signal based upon the blanking pulse generated from the generating part 3. A phase comparing part 5 mutually compares the subcarriers extracted by the extracting part 4 and detects the phase difference between the current line signal and the 1H delay signal. A comparing part 6 corrects the delay variable of the 1H delay signal delayed by an 1H delay part 1 in accordance with the phase difference detected by the comparing part 5. Consequently the phases of the current line signal and the 1H delay signal can be accurately matched with each other and the brightness signal and the chrominance

signal are highly and accurately separated from each other.

COPYRIGHT: (C)1993,JPO&Japio



特開平5-37953

(43) 公開日 平成5年(1993)2月12日

(51)IntCl.	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 9/78	A	8629-5C		
H 0 3 H 15/00		7259-5 J		

(21) 出願番号	特開平3-187637	(71) 出願人	00005523 富士通株式会社
(22) 出願日	平成3年(1991)7月26日	(72) 発明者	神奈川県川崎市中原区上小田中1015番地 阿部 雅洋
		(73) 発明者	福岡県福岡市博多区博多駅前三丁目22番8号 富士通九州ディジタル・テクノロジ株式会社
		(74) 発明者	山中 俊宏
		(75) 発明者	福岡県福岡市博多区博多駅前三丁目22番8号 富士通九州ディジタル・テクノロジ株式会社
		(76) 代理人	弁理士 井桁 貞一

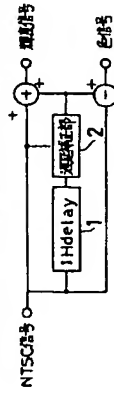
(54) 【発明の名称】 くし形フィルタ

(57) 【要約】

【目的】 本発明は、NTSC信号から輝度信号と色信号を分離するくし形フィルタに關し、現ライン信号と1ライン遅延信号との位相を正確に合わせ、輝度信号と色信号の分離精度を向上させることを目的とする。

【構成】 くし形フィルタにおいて、1ライン遅延信号の遅延量を補正する遅延補正部2を有し、遅延補正部2が、ブランキングパルスを発生させるブランキングパルス発生部3と、ブランキングパルスにより現ライン信号と1ライン遅延信号とのサブキャリアどうしを比較して現ライン信号と1ライン遅延信号との位相差を検出する遅延補正部5と、検出された位相差に応じて1ライン遅延部1の遅延量を補正する補正部6と、からなるよう構成する。

請求項の発明の一実施例の構成を示す回路ブロック図



【特許請求の範囲】

【請求項1】 映像信号の現ライン信号を1ライン分遅延させる1ライン遅延部(1)を有し、映像信号の現ライン信号と1ライン遅延部(1)によって遅延された1ライン遅延信号とを加算及び減算して、映像信号から輝度信号と色信号を分離するくし形フィルタにおいて、1ライン遅延部(1)によって遅延された1ライン遅延信号の遅延量を補正する遅延補正部(2)を備え、

遅延補正部(2)が、映像信号のカラースト部分を示すブランキングパルスを発生させるブランキングパルス発生部(3)と、

ブランキングパルス発生部(3)から発生されたブランキングパルスにより、現ライン信号と1ライン遅延信号とのサブキャリアを抽出する抽出部(4)と、

抽出部(4)によって抽出されたサブキャリアどうしを比較して、現ライン信号と1ライン遅延信号との位相差を検出する位相比較部(5)と、

位相比較部(5)によって検出された位相差に応じて、1ライン遅延部(1)によって遅延された1ライン遅延信号の遅延量を補正する補正部(6)と、からなるくし形フィルタ。

【請求項2】 映像信号の現ライン信号を1ライン分遅延させる高精度1ライン遅延部(11)を有し、映像信号の現ライン信号と高精度1ライン遅延部(11)によって遅延された1ライン遅延信号とを加算及び減算して、映像信号から輝度信号と色信号を分離するくし形フィルタであって、

高精度1ライン遅延部(11)が、映像信号のカラースト部分を示すブランキングパルスを発生させるブランキングパルス発生部(12)と、

ブランキングパルスにより、現ライン信号と1ライン遅延信号とのサブキャリアを抽出する抽出部(13)と、

抽出部(13)によって抽出されたサブキャリアどうしを比較して、現ライン信号と1ライン遅延信号との位相差を検出する位相比較部(14)と、

位相比較部(14)によって検出された位相差に応じて、高精度の信号を発生させる電圧制御増幅器(15)と、電圧制御増幅器(15)から発生された信号をクロック信号として受け、その信号の周波数に基づき、現ライン信号を1ライン分遅延させた1ライン遅延信号を出力するとともに、その1ライン遅延信号を抽出部(13)に入力する遅延部(16)と、からなるくし形フィルタ。

【請求項3】 映像信号の現ライン信号を1ライン分遅延させる1ライン遅延部(21)と、1ライン遅延部(21)によって遅延された1ライン遅延信号をさらに1ライン分遅延させる2ライン遅延部(22)と、

映像信号の現ライン信号と1ライン遅延部(21)によって遅延された1ライン遅延信号との加算及び減算によ

って得られた輝度信号及び色信号、並びに、1ライン遅延部(21)によって遅延された1ライン遅延信号と2ライン遅延部(22)によって遅延された2ライン遅延信号との加算及び減算によって得られた輝度信号及び色信号の、各輝度信号と色信号とをそれぞれ平均化する前、後ライン平均化部(23)と、を備えてなるくし形フィルタ。

【発明の詳細な説明】

【0001】 産業上の利用分野 本発明は、NTSC信号のような映像信号から輝度信号と色信号を分離するくし形フィルタに關する。

【0002】 従来の技術 近年、衛星放送の開始やHDTV(高品位テレビ)の開発に示されるように、高品質な画像への要求が高まっている。しかし、NTSC、PAL、SECAM方式等といった従来のテレビ放送方式が依然として中心であり、これらの方式における高品質化が重要な課題である。また、各種の画像処理も盛んに行われるようになってきている。このためには、NTSC信号において輝度信号と色信号の高精度な分離が高品質化の手段と考えられる。

【0003】 NTSC信号から輝度信号と色信号を分離する方法として、くし形フィルタがある。これは、図7に示すように、現ラインと1ライン前(又は1ライン後)の信号の相似性と、1H(ライン)毎に色信号が逆相となることを利用して、現ラインの信号と1ライン前の信号との加算・減算を行うことにより、NTSC信号から輝度信号と色信号の分離を行うものであり、このような従来のくし形フィルタにおいては、1H遅延を行う際に、ガラスディレイラインやCCDディレイラインなどを使用して、1ライン分の固定時間の遅延を行っている。

【0004】

【発明が解決しようとする課題】 しかしながら、NTSC信号では、水平同期間被数、サブキャリア周波数等に数+pmの変動が許容されているし、また、ガラスディレイラインやCCDディレイラインなどのディレイラインにも、温度変化による遅延時間変動があるため、従来のくし形フィルタにおいては、現ライン信号と1ライン遅延信号との位相ずれを生じたままこれらの信号の加算及び減算を行うことになり、輝度信号と色信号とを高精度で分離することが難しい。また、くし形フィルタは、現ラインと1H遅延ラインとの相似性を利用したものであるから、変化点では誤差が大きくなる。

【0005】 この発明は、このような事情を考慮してなされたもので、1ライン遅延信号の遅延補正を行うことにより、現ラインと1H遅延ラインの位相を正確に合わせ、精度の高い輝度信号と色信号の分離を実現できるようにした、くし形フィルタを提供するものである。

【0006】

【課題を解決するための手段】本発明の構成を実施例に
対応する図1～6を用いて以下に説明する。請求項1の
発明のくし形フィルタは、映像信号の現ライン信号を1
ライン分遅延させる1ライン遅延部1を有し、映像信号
の現ライン信号と1ライン遅延部1によって遅延された
1ライン遅延信号とを加算及び減算して、映像信号から
輝度信号と色信号を分離するくし形フィルタにおいて、

1ライン遅延部1によって遅延された1ライン遅延信号
の遅延量を補正する遅延補正部2を備え、遅延補正部2
が、映像信号のカラーバースト部分を示すブランキン
グパルスと発生させるブランキンパルス発生部3と、ブ
ランキンパルス発生部3から発生されたブランキンパ
ルスにより、現ライン信号と1ライン遅延信号とのサ
ブキャリアを抽出する抽出部4と、抽出部4によって抽
出されたサブキャリアとを比較して、現ライン信号
と1ライン遅延信号との位相差を検出する位相比較部5
と、位相比較部5によって検出された位相差に応じて、
1ライン遅延部1によって遅延された1ライン遅延信号
の遅延量を補正する補正部6と、から構成される。

【0007】また、請求項2の発明のくし形フィルタ
は、映像信号の現ライン信号を1ライン分遅延させる高
精度1ライン遅延部11を有し、映像信号の現ライン信
号と高精度1ライン遅延部11によって遅延された1ラ
イン遅延信号とを加算及び減算して、映像信号から輝
度信号と色信号を分離するくし形フィルタであって、高精
度1ライン遅延部11が、映像信号のカラーバースト部
分を示すブランキンパルスを発生させるブランキン
グパルス発生部12と、ブランキンパルス発生部12か
ら発生されたブランキンパルスにより、現ライン信号
と1ライン遅延信号とのサブキャリアを抽出する抽出部
13と、抽出部13によって抽出されたサブキャリアと
うしを比較して、現ライン信号と1ライン遅延信号との
位相差を検出する位相比較部14と、位相比較部14に
よって検出された位相差に応じて、1ライン遅延部1
の遅延量を補正する補正部15と、電圧制御増幅器15から発
生させた信号をクロック信号として受け、その信号の周
波数に基づき、現ライン信号を1ライン分遅延させた1
ライン遅延信号を出力するとともに、その1ライン遅延
信号を抽出部13に入力する遅延部16と、から構成され
る。

【0008】さらに、請求項3の発明のくし形フィルタ
は、映像信号の現ライン信号を1ライン分遅延させる1
ライン遅延部21と、1ライン遅延部21によって遅延
された1ライン遅延信号をさらに1ライン分遅延させる
2ライン遅延部22と、映像信号の現ライン信号と1ラ
イン遅延部21によって遅延された1ライン遅延信号と
を加算及び減算して、NTSC信号から輝度信号と色信
号を分離するくし形フィルタであり、1ライン遅延部
1によって遅延された1ライン遅延信号の遅延量を補正す
る遅延補正部2を備えている。

【0009】請求項1の発明によれば、遅延補正部2によ
つて、以下の遅延補正が行われる。すなわち、現ライン信
号と1ライン遅延信号とのサブキャリアが抽出され、そ
れらのサブキャリアとを比較して、現ライン信号
と1ライン遅延信号との位相差が検出され、その位相差
に応じて、1ライン遅延部1によって遅延された1ライ
ン遅延信号の遅延量が補正される。

10

【0010】図2は遅延補正部2の詳細を示す回路プロ
ック図であり、図に示すように、遅延補正部2は、ブラ
ンキンパルス発生部3と、抽出部4と、位相比較部5
と、補正部6から構成されている。

【0011】ブランキンパルス発生部3は、NTSC
信号のカラーバースト部分を示すブランキンパルスを
発生させる。抽出部4は、ブランキンパルス発生部3
から発生されたブランキンパルスにより、現ライン信
号と1ライン遅延信号とのサブキャリアを抽出する。位
相比較部5は、抽出部4によって抽出されたサブキャリ
アとを比較して、現ライン信号と1ライン遅延信号
との位相差を検出する。補正部6は、位相比較部5によ
つて検出された位相差に応じて、1ライン遅延部1によ
って遅延された1ライン遅延信号の遅延量を補正する。
【0012】図3は補正部6の詳細を示す回路ブロック
図であり、図に示すように、補正部6は、位相比較部5
によって検出された位相差に基づき、可変遅延部6aに
より、1ライン遅延信号に遅延補正を施す。

【0013】このように構成において、ブランキンパ
ルス発生部3から発生されるブランキンパルスとは、
カラーバースト部分を示すパルスであり、このブランキ
ングパルス発生部3で生成したブランキンパルスによ
り、現ライン信号と1ライン遅延信号のサブキャリアを
抽出する。この2つのサブキャリアの位相差を位相比較
部5で検出し、その位相差に応じた遅延を可変遅延部6
aで施す。

【0014】なお、この実施例においては、現ライン信
号と1ライン遅延信号との位相ずれをNTSC信号のカ
ラーバーストの位相差として検出するが、同様に、
現ライン信号と1ライン遅延信号の位相差が、同様に
検出されるようにしてもよい。

【0015】図4は請求項2の発明の一実施例の構成を
示す回路ブロック図である。この図に示すように、請求
項2の発明のくし形フィルタは、NTSC信号の現ライ
ン信号を1ライン分遅延させる高精度1H(ライン)遅
延部11を有し、NTSC信号の現ライン信号と高精度
1H遅延部11によって遅延された1ライン遅延信号と
を加算及び減算して、NTSC信号から輝度信号と色信
号を分離するくし形フィルタである。

【0016】図5は高精度1H遅延部11の詳細を示す
回路ブロック図であり、図に示すように、高精度1H遅
延部11は、ブランキンパルス発生部12と、抽出部
13と、位相比較部14と、電圧制御増幅器15と、C
Dディレイライン16から構成されている。

【0017】ブランキンパルス発生部12は、NTS
C信号のカラーバースト部分を示すブランキンパルス
を発生させる。抽出部13は、ブランキンパルス発生
部12から発生されたブランキンパルスにより、現ライ
ン信号と1ライン遅延信号とのサブキャリアを抽出す
る。位相比較部14は、抽出部13によって抽出された

50

サブキャリアとを比較して、現ライン信号と1ライ
ン遅延信号との位相差を検出する。電圧制御増幅器15
は、位相比較部14によって検出された位相差に応じた
周波数の信号を発生させる。CCDディレイライン16
は、電圧制御増幅器15から発生された信号をクロック
信号として受け、その信号の周波数に基づき、現ライ
ン信号を1ライン分遅延させた1ライン遅延信号を出力す
るとともに、その1ライン遅延信号を抽出部13に入力
する。

【0024】このような構成において、位相差に応じた
周波数を増幅する電圧制御増幅器16から発生させ、
CCDディレイライン16のクロックとすることによ
り、位相差に応じた遅延を行うことができる。また、こ
の構成をとることにより、入力信号のカラーバーストの
変動に追従したサブキャリアを生成することができる。
【0025】なお、この実施例においても、先の実施例
と同様に、現ライン信号と1ライン遅延信号との位相ず
れをNTSC信号のカラーバーストの位相差から検出す
るようにしたが、両信号の位相ずれを水平同期信号の位
相差から検出するようにしてもよい。

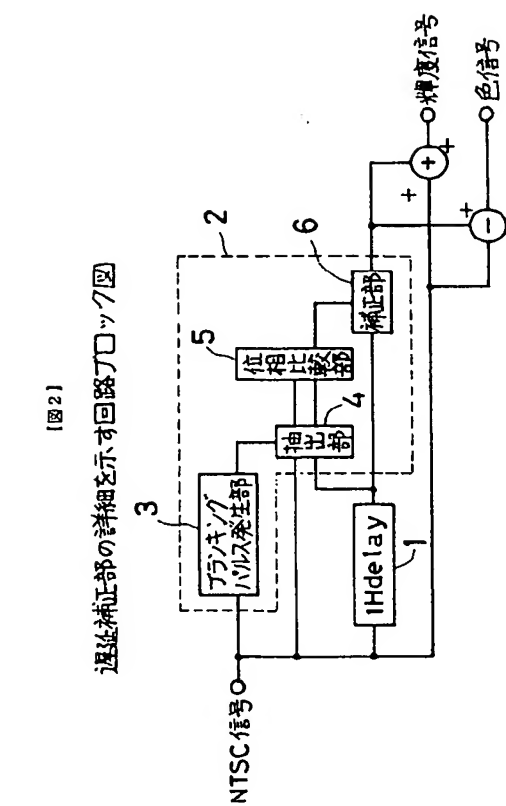
【0026】図6は請求項3の発明の一実施例の構成を
示す回路ブロック図である。この図に示すように、請求
項3の発明のくし形フィルタは、NTSC信号の現ライ
ン信号を1ライン分遅延させる1ライン遅延部(1Hd
elay)21と、1ライン遅延部21によって遅延さ
れた1ライン遅延信号をさらに1ライン分遅延させる2
ライン遅延部(2Hdelay)22と、前後ライン平
均化部23から構成されている。

【0027】前後ライン平均化部23は、NTSC信号
の現ライン信号と1ライン遅延部21によって遅延され
た1ライン遅延信号との加算及び減算によって得られ
た輝度信号及び色信号、並びに、1ライン遅延部21によ
って遅延された1ライン遅延信号と2ライン遅延部22
によって遅延された2ライン遅延信号との加算及び減算
によって得られた輝度信号及び色信号の、各輝度信号と
色信号とをそれぞれ平均化する。

【0028】このような構成であれば、前後ライン平均
化部23により、現ライン信号と1ライン遅延信号との
加算及び減算によって得られた輝度信号及び色信号と、
1ライン遅延信号と2ライン遅延信号との加算及び減算
によって得られた輝度信号及び色信号との、各輝度信号
と色信号とがそれぞれ平均化されるので、変化点での誤
差が減少され、現ライン信号と1ライン遅延信号とを誤
に加算及び減算するよりも、正確に輝度信号と色信号を
分離することができる。

【0029】請求項1の発明によれば、カラーバース
トの位相差から、現ライン信号と1ライン遅延信号との
位相ずれを検出し、その位相ずれに応じて、1ライン遅
延部1によって遅延された1ライン遅延信号の遅延量を補
正する。

50



【図2】

遅延補正部の詳細を示す回路ブロック図

正するようにしたので、現ライン信号と1ライン遅延信号との位相を正確に合わせることができ、輝度信号と色信号とを高精度に分離することができ、

【図3】補正部の詳細を示す回路ブロック図。

【図4】請求項2の発明の一実施例の構成を示す回路ブロック図。

【図5】高精度1H遅延部の詳細を示す回路ブロック図。

【図6】請求項3の発明の一実施例の構成を示す回路ブロック図。

【図7】従来のくし形フィルタの構成を示す回路ブロック図。

【符号の説明】

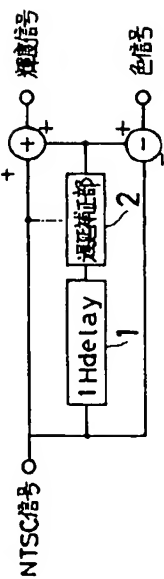
- 1, 21 1ライン遅延部
- 2 遅延補正部
- 3, 12 プランキンゲンハルス発生部
- 4, 13 抽出部
- 5, 14 位相比較部
- 6 補正部
- 6a 可変遅延部
- 11 高精度1H遅延部
- 15 電圧制御装置
- 16 CCDディレイライン
- 22 2ライン遅延部
- 23 前後ライン平均化部

【図面の簡単な説明】

【図1】請求項1の発明の一実施例の構成を示す回路ブロック図。

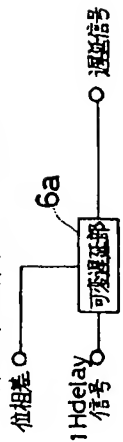
【図1】

請求項1の発明の一実施例の構成を示す回路ブロック図



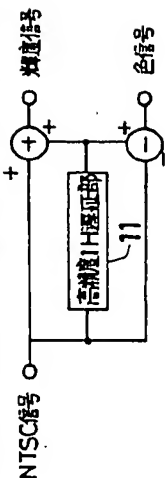
【図3】

補正部の詳細を示す回路ブロック図



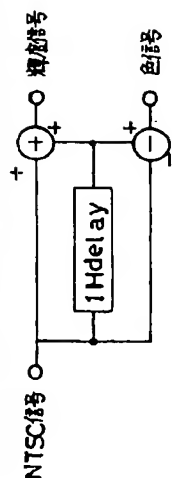
【図4】

請求項2の発明の一実施例の構成を示す回路ブロック図



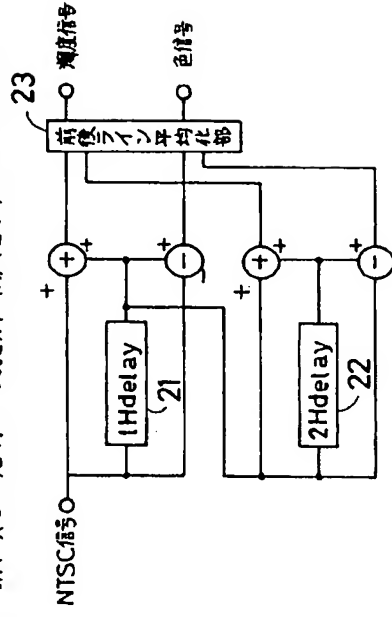
【図7】

従来のくし形フィルタの構成を示す回路ブロック図



【図6】

請求項3の発明の一実施例の構成を示す回路ブロック図



【図5】

